

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-111741

(43)Date of publication of application : 25.04.1995

(51)Int.Cl.

H02J 9/06
H02J 9/06
H02J 9/00

(21)Application number : 05-255501

(71)Applicant : HITACHI LTD

HITACHI COMPUTER ELECTRON
CO LTD

(22)Date of filing : 13.10.1993

(72)Inventor : OMORI TETSUO

IMAI TSUTOMU

SHIGEMARU TAKESHI

MIYAUCHI MASASHI

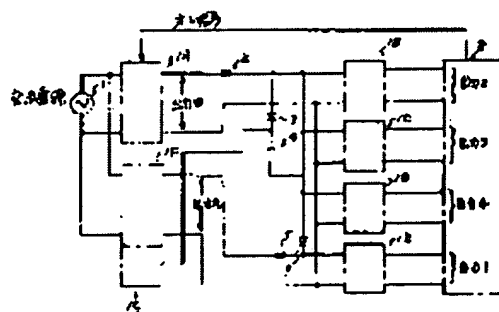
USHIDA HITOSHI

(54) POWER SOURCE WITH BACKUP FUNCTION

(57)Abstract:

PURPOSE: To reduce a rating of a used component and to enhance reliability by providing a conversion module of two systems having different voltage values in a backup power source, independently operating one side at the time of a power interruption, and supplying at the other side power of a battery to a higher side than a lower side to eliminate influence to the other side.

CONSTITUTION: When output voltages of DC stabilized power sources 1A, 1F are B, A, the output B of the power source 1A is supplied to DC/DC converters 1B, 1C, 1D through a diode 2, and a battery 4 is connected to the output B through a diode 3. The output A of the power source 1F is supplied to a DC/DC converter 1E through a diode 5 and connected from one terminal of the output A through the diode 5 and from one terminal of the power source 1A through the diodes 2, 9. An input of a charger 1G is supplied from the power source 1F, and outputs of the



converters 1B, 1C, 1D, 1E are supplied to a logic circuit 8 as voltages of outputs 2, 3, 4, 1.

LEGAL STATUS

[Date of request for examination] 16.03.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3457364

[Date of registration] 01.08.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-111741

(43)公開日 平成7年(1995)4月25日

(51)Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
H 0 2 J	9/06	5 0 2 B		
		F		
		5 0 3		
	9/00	Q		

審査請求 未請求 請求項の数 6 O L (全 16 頁)

(21)出願番号 特願平5-255501

(22)出願日 平成5年(1993)10月13日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000153454

株式会社日立コンピュータエレクトロニクス

神奈川県秦野市堀山下1番地

(72)発明者 大森 哲男

神奈川県海老名市下今泉810番地 株式会社日立製作所オフィスシステム事業部内

(74)代理人 弁理士 小川 勝男

最終頁に続く

(54)【発明の名称】 バックアップ機能付き電源装置

(57)【要約】 (修正有)

【目的】 停電時にバッテリーによりバックアップする電源装置に関し、装置の簡略化とバッテリーへの切り替え、切離し時とバッテリーの充電に関する諸問題の解決策を提供する。

【構成】 (1) 停電発生時のバックアップを定常時の電圧が低い出力より行なうよう構成し、バッテリーの個数をへらし、充電器を簡略化する。

(2) 復電時の切り替え制御方法として、主電源のリセットを行なう回路及び、切り替え時間を遅延させる回路を設けた回路構成とし、接続、切り放しのスイッチの信頼性を高める。

(3) 停電検出回路及び、電圧検出回路に装置もしくは部品特有のヒステリシスを設けた回路としシステムとして信頼性を高める。

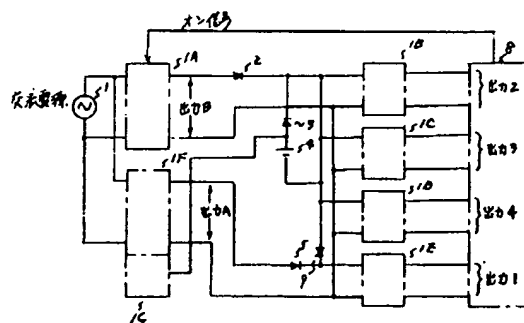


図1

(2)

特開平 7 -

1

2

【特許請求の範囲】

【請求項 1】外部から供給される交流電源を直流電源に変換する AC/DC 変換回路を 2 系統有し、交流電源が停止した時に、直流電源を供給し続けるためのバッテリーを有する電源装置であって、片系の電圧をもう一方の系統の電圧より低く設定し、電圧の低い直流電源から高い直流電源側に電流が流れるようにダイオードによって接続し、停電時において電圧の低い系統から高い系統へバッテリーによる電力を供給するよう構成することを特徴とする電源装置。

【請求項 2】直流電源とバッテリーとを 2 個のダイオードにてワイアードオア接続し、バッテリーと出力端子の間にスイッチ駆動回路とを備えた電源装置において、バッテリー切離し時におけるの遅れ時間を切り替え信号受信後、直流電源の立上り時間と立上り遅延時間との合計時間以上の時間とするようにすることを特徴とする電源制御方式。

【請求項 3】パルス幅変調方式のスイッチング方式直流電源とバッテリーと停電を検出すると信号を発生する半導体スイッチとを備える電源装置において、パルス幅変調のリセットを、オン/オフ信号と、停電検出信号とのオア条件にて行なうことを特徴とする電源制御方式。

【請求項 4】3 端子型シャントレギュレータと、定電圧ダイオードと有し、交流電圧を整流ダイオードにより直流に変換し、この変換した直流電圧値を監視し、あらかじめ定められた規定値以上で非停電、規定値以下で停電と判定するよう構成された停電検出回路であって、検出電圧に大きなヒステリシス幅をもたせることにより、直流電圧に含まれる雑分の影響を少なくしたことを特徴とする停電検出回路。

【請求項 5】スイッチング方式の直流回路と、該直流回路の正出力側端子に直列に電流検出用抵抗と基準電圧からの電流を監視するための誤差増幅器の入力に抵抗を接続してなるバッテリー充電回路において、電流検出用抵抗の電圧降下が、あらかじめ定められた規定値を越えるとき、該直流電源の電圧を低下させるよう構成してなる直流電源において、充電時、直流電源の効率が低下しないことを特徴とするバッテリーの充電回路

【請求項 6】バッテリーの充電を行う充電器と、バッテリーの端子電圧を監視する電圧監視回路と充電回路に直

【産業上の利用分野】本発明は、電子機器に関し、特にバッテリーを装置内に内蔵して、外部からの通常の電力供給が停止する停電時においても、内蔵バッテリーが電力を供給することで、処理を継続して行う電子機器用電源装置に係るもので、【0002】

【従来の技術】一般にコンピュータを有する装置は、外部から供給される電力がある限り動作し、あるいはその供給が停止した場合に正常な処理動作に必要な電力を得ることなく、一部の処理作業の停止や、異常な処理動作を行う。あるいは、異常なデータの書き込み等の問題【0003】このような問題を回避する。コンピュータ装置との間に接続される無電源コンピュータ装置内部等に有する、非常用電源から電力を供給することによって、停電時処理作業の継続を可能にしたり、あるいは、電源の中断し、データの待避を行う等の一連の非常停止処理に必要な電力を各部に供給する。【0004】

例えばリモート電源制御機能を持つコンピュータ装置では、待機時つまり本来の動作のための電源投入前でも電源制御論理部、電源部等の一部の回路は常に動作状態となっており、電力が供給されている。このため電源供給部は、動作時の電力と、本来の動作時において電圧の 2 系統の電力供給路を持つ図 1 8 になっている。

【0005】この図に示すように、外部交流電源は、通常の動作時における直流電源部 1 A、1 F に加えられる。直流電源部 1 の出力 B はダイオード 2 を通して DC/DC 変換部 1 C、1 D に供給する。また出力 B はダイオード 3 を通して接続される出力 4 が、ダイオード 5 を通して DC/DC 変換部 1 E に供給する。また出力 A の端子にはダイオード 6 が接続される。これらのバッテリー 7 が接続される。これらのバッテリー 7 には、その充電用として充電器 1 G 及び充電回路 1 H が接続されている。

(3)

特開平 7 -

3

4

それバッテリー 4、6 に充電電流を供給しはじめる。

【0008】時刻 t_1 において、論理部 8 に電子機器の起動を意味するオン信号が発信されると、その信号により直流電源 1 A が動作を開始し、出力電圧 B が立ち上がり、DC/DC 変換部 1 B、1 C、1 D が動作し出力 2、出力 3、出力 4 が立ち上がる。

【0009】この状態において、時刻 t_2 に交流電源が低下（停電）すると、直流電源 1 A、1 F の出力である出力 B、出力 A の電圧も低下する。同時に、バッテリー 4、7 から電流が各 DC/DC 変換部に対して流れるため、各 DC/DC 変換部 1 B、1 C、1 D、1 E は動作を継続し、出力 1、出力 2、出力 3、出力 4 は低下することなく、一定の出力を論理部に供給し続けることが可能になる。

【0010】時刻 t_3 に交流電源が復帰（復電）すると、出力 A 及び出力 B も最初の起動時と同様の波形を描きながら立ち上がり、バッテリー 4、7 からの出力と切り替わる。

【0011】また図 20 は、図 18 の直流安定化電源部 1 A とその周辺部を詳細に示す一般的な直流安定化電源部の回路構成である。この回路は、一般にダブルスイッチフォワード方式のスイッチング電源と称される変換方式である。

【0012】図中において整流回路 5 1 は、交流電源 1 をコンデンサ 5 2 にて濾波し定電時、交流分を数 V 含んだ直流電圧に変換し、この電圧を、MOS-FET 5 3、高周波変圧器 5 5 の 1 次巻線、MOS-FET 5 4 を直列に接続した回路に印加するようになっている。

【0013】そして高周波変圧器 5 5 の 1 次巻線の各端子よりコンデンサ 5 2 の遠い電位の各端子にダイオード 5 7、5 6 を接続されており、また高周波変圧器 5 5 の 2 次巻線をダイオード 5 8、コンデンサ 6 1、リアクトル 6 0 を直列に接続する。

【0014】そしてダイオード 5 9 のカソード側をダイオード 5 8 のカソード端子に、ダイオード 5 8 のアノード端子を高周波変圧器 5 5 の 2 次巻線の巻き終わり端子に接続する構成になっている。

【0015】また、ここで示す比較増幅器 6 9、基準電圧 7 0、電圧-パルス増幅回路 6 8 から構成される電源制御部 5 B は 1 つのモノリシック IC（例えば富士通

るパルス増幅回路のベース端子に接続する。コンデンサ 6 3 を通してパルス変換巻線に接続する。そしてこれらの電源制御回路を動作させるために必要な電圧を、7 6 より各回路に供給する。パルス変圧器 2 次巻線はそれぞれ抵抗 6 5、6 4 を通して ET 5 3、5 4 のゲート端子に接続される。

【0017】このような回路構成からなる変換部 5 A は、停電時にバックアップ用と略ブロック、すなわち、コンデンサ 5 2 に入力信号を a、b から検出する停電検出回路 5 C からの出力信号 c、d、切り替え制御を行う切替回路 5 E と接続

【0018】また立上り制御回路 5 D に受信されると、制御信号 g を電源制御部 5 B が立ち上がるように構成されている。

【0019】そして AC/DC 変換部 5 A は、切替回路 5 E がダイオード 7 7 を通して DC/DC 変換部 7 9 と接続されている。C 変換部の (+) 端子には、切り替え時減する目的のコンデンサ 7 8 がある。

【0020】このような AC/DC 変換部 5 A の諸解説本例えば、「長谷川 1997 年 12 月号」に記述があるので省略する。

【0021】また図 21 は停電検出回路 5 C の構成を示すものである。

【0022】図中において端子 a、b の 101、102 が直列に接続され、抵抗 103、104 の発光ダイオード側 108、定電圧 109 もまた直列に接続される。この定電圧 109 のゲート端子は、前述の抵抗 101、102 に接続する。

【0023】この回路構成において、入電圧が低下（停電）すると図 22 に示すタイムチャート動作する。

【0024】時刻 t_1 にて停電が発生すると、電圧 V1 が負荷電流と入力部のコンデンサの電圧で低下してくる。同様に、電圧 V2 も同一比率で低下する。電圧

(4)

特開平 7 -

5

6

5 V 近傍になると、低下時と同様に定電圧制御素子 109 が導通/遮断を繰り返した後、導通状態となる。

【0026】以上によりフォトカブラのトランジスタ側の停電検出回路の出力信号 c-d は、前記の導通/遮断を繰り返す期間は、同様に導通/遮断を繰り返す。この現象は一般にチャッタといわれるものである。

【0027】このチャッタにより、短時間に導通/遮断が繰り返されると、バッテリーに接続した接続切り替え用スイッチに大電流が流れる。これは機械的接点ではピーク発生による接点溶着という問題発生の恐れがあり、電子接点においては、半導体素子の定格超過による破損等の障害となり、いずれも著しく信頼性が損なわれる原因となる。

【0028】また図 23 は図 20 におけるバッテリーの切り替え回路 5 E の構成を詳細に示すものである。図中においてバッテリー 4 の (+) 極より P チャネル MOS-FET 121、ダイオード 124 を通して出力に接続している。AC/DC 変換部 5 A からの出力もダイオード 138 を通して同様に出力に接続している。MOS-FET 121 のソース-ゲート間に抵抗 122 を接続、MOS-FET 121 のゲートより抵抗 123 トランジスタ 125 のコレクタを接続し、エミッタはバッテリー 4 の (-) 端子に接続する。制御用電圧 V3 の両端に、抵抗 135、抵抗 139、抵抗 134 とフォトカブラのトランジスタ側 110 をそれぞれ直列に接続する。

【0029】またそれぞれの中点を、比較増幅器 133 の入力端子へ、抵抗 134 側を (+) 端子に、抵抗 135 側を (-) 端子に接続する。比較増幅器 133 の出力端子は、抵抗 127 を通してトランジスタ 125 のベース端子に接続し、トランジスタ 125 のベース-エミッタ間にも抵抗 126 を接続しておく。

【0030】この回路における動作は図 24 に示すように、入力交流電源が低下(停電)してゆくと、図 6 で説明したように、フォトカブラのトランジスタ側 110 の c-d が遮断状態となり、比較増幅器 133 の (+) 入力端子の電圧が (-) 端子に比し高くなるそのため比較増幅器 133 の出力は、LOW から HIGH に変化する。

【0031】出力が HIGH になると、抵抗 127 を通してトランジスタ 125 のベースに電流が流れ、トラン

【0034】交流入力電源が復電すると、LOW、つまりフォトカブラのトランジスタのコレクタ電位(c)が低下するので比の (+) 入力端子の電位が (-) 電位に比し高くなる。比較増幅器 133 の出力は、HIGH に変化する。これにより比較増幅器 133 の出力は抵抗 127 を経由し、トランジスタ 125 のベースに流れなくなりトランジスタ 125 は遮断状態となり MOS-FET 121 のゲート-ソース電圧がゼロとなり MOS-FET 121 は遮断しバッテリーからの電流は供給されない。

【0035】このとき AC/DC 変換部 5 A 途中にあるため、本変換部の出力電圧に比し直流出力は一時的に低下するが、この電圧を低く抑えるために停電検出電圧を比較増幅器 133 の入力端子に接続する。あるいは AC/DC 変換部の立ち上がり時間、という方法も考えられるが、いずれも現実的では出力間に接続したコンデンサ 78 の容量を決定するということでは対処してきた。

【0036】図 25 は、図 20 に示す立上り回路の回路構成を示したものである。

【0037】パルス幅変調制御を目的と充電制御素子 5 B (例えば、富士通「59」等)が、この制御素子 5 B の VR 端子間に、抵抗 155、DT 端子と 0 V 端子間に抵抗 156 を接続する。また抵抗 155 の両端に抵抗 154 及びトランジスタ 152 と抵抗 151 を接続し、抵抗 151 と抵抗 150 の中点をトランジスタ 152 のベース端子に接続し、かつフォトカブラのトランジスタ側 159 のコレクタ-エミッタをトランジスタ 152 のベース-エミッタ間に接続、フォトダイオード側 160 は、抵抗 161 を通して接続する構成となっている。なお制御素子 5 B の電源 76 を接続しておく。

【0038】次にこの図 25 における回路の動作について説明する。

【0039】電源立ち上がり時に、ON 状態から LOW に変化するとフォトカブラのトランジスタ側 160 に電流が流れ、フォトカブラのトランジスタ 159 が導通状態になり、トランジスタ

(5)

特開平 7 -

7

8

の波形となる。これにより出力電圧は、ゆっくりと立ち上がる。

【0041】次に交流入力電源が復電すると、停電検出信号がHIGHよりLOWに変化する(時刻t6)。つまり図21に示すフォトカブラのトランジスタ側110が遮断状態より導通状態に移行する。

【0042】しかしオン信号はLOWのままなので、フォトカブラの発光ダイオード側160には抵抗161を通して電流が流れ続けている。このためフォトカブラのトランジスタ側159は導通のままであり、入力電源の停電/復電においても本回路の動作は何等変化しない。但し、復電時、図21に示す電圧V1の立ち上がりにより、AC/DC変換部5Aの出力も立ち上がりを開始するが、停電検出信号がHIGHの状態時には、まだバッテリーから電流が供給されているため、AC/DC変換部5Aからはほとんど電流は流れていないが、この信号がLOWに変化する時刻t6にはバッテリーからの供給は停止し、全電流がAC/DC変換部5Aより供給される事になる。

【0043】しかしこの切替時には、出力電圧がまだ定格値に達していないため電源制御用制御素子5Bの出力パルスは最大幅となっている。

【0044】このことにより、スイッチング素子、ここでは図20に示すMOS-FET53および54のドレインに流れる電流波形は高いピークを持つ波形となり、これが出力電圧が定格値に達するまでの十数サイクル間継続する。これは、半導体素子には大きなストレスとなる。また入力ラインに接続されているヒューズ等の過電流保護素子にも同様のサージ電流が流れ、ヒューズの誤溶断、及び同一ライン上にある各部品の劣化等、装置の信頼性を低下させる大きな要因となる。

【0045】

【発明が解決しようとする課題】上記従来技術における問題点をまとめると以下の様になる。

【0046】(1) 電源バッテリーによる停電時のバックアップの対象が複数モジュールからなる場合、容積、信頼性、コスト等の面での考慮が不十分である。

【0047】(2) 停電/復電時の際に短期間、チャタが発生し、バッテリー切替え部のスイッチに加わるストレスを倍加させる。これを軽減し信頼性の向上をさせ

合にその充電電流を停止してバッテリーに充電するが、バッテリーの特性を十分に考慮せず、保護回路としての役割を十分に果たす。

【0051】このように本発明は、上記使用部品の点数を低減して容積、コストの向上を図る事と、使用部品の使用定格・信頼性を向上させることを目的とするもの。

【0052】

【課題を解決するための手段】上記目的に、以下の手段を講じたものである。

【0053】(1) 電圧値に差を設ける時にバックアップを行わない電圧側を高電圧時にはそれぞれ独立に動作し、停電時接続したダイオードにより通常の電圧が側に電流を供給しそこに接続されたDC出力には影響を及ぼさない。また通常の電圧に電流検出回路を接続し、この電流値・電圧検出値よりも小さくし、電流検出値・電圧検出値の出力電圧を低下させること。

【0054】(2) 電圧の検出レベルに1つ検出レベルを正確に行うという目的で、子をコンパレータ的な使い方をして、ヒューズを定電圧ダイオードと抵抗にて構成する。キの少ない回路にした事。

【0055】(3) バッテリーへの切り替え切り替え信号発生回路をオン時は、遅延は、規定時間遅延するいわゆるオフディレイによる。又オフディレイ時間を、AC変換部の立ち上がり時間と立上り遅延上に設定する事により切り替えを段差な

【0056】(4) AC/DC変換部に1つ電圧検出回路を接続し、電圧検出信号を利用する事により、切り替え時にまちがいをなくパルスのリセットし、突入電流を抑制する。

【0057】(5) バッテリーの端子電圧を越えると急に充電の上昇が早くなる。この電圧が規定値を越えると、急激に水素を発生させる。これを防止するためバッテリー電圧増幅器で検出する。また充電が停止する

9

を用意し、高電圧側のみ出力を2個のダイオードでワイヤードオア接続すること。またバッテリーの充電器を統合する。

【0060】(2) 停電検出の高圧レベルと復電時の高圧レベルに高圧差を設けこれを適正に測定する。

【0061】(3) 停電時は速やかにバックアップ回路に切り替え、復電時には、AC/DC電源の立ち上がり時間以上のディレーをもたせて切り替えるような回路構成とする事。

【0062】(4) 停電時にAC/DC電源の動作を停止し、復電時、停電信号により、出力の立ち上げを開始する構成とすること。

【0063】(5) バッテリーの放電特性に即した電圧に、過充電時の電圧、充電停止時の最充電電圧、必要電圧を考慮した充電回路とする。

[0064]

【実施例】本発明の実施例を図面を用いて詳細に説明する。

【0065】図1において1は交流電源、1A及び1Fは直流安定化電源部、1B、1C、1D、1EはDC/DC変換部、2、3、5、9はダイオード、4はバッテリー、1Gはバッテリー4に充電を行う充電器、8は様々な情報処理および制御などを行う論理回路部を示すものである。

【0066】これらの各部は、直流安定化電源部1A、1Fのそれぞれの出力電圧を、出力B、出力Aとすると、電源部1Aの出力Bはダイオード2を通してDC/DC変換部1B、1C、1Dに供給し、またその出力Bの同一端子には、バッテリー4がダイオード3を通じて接続される。

【0067】電源部1Fの出力Aはダイオード5を通してDC/DC変換部1Eに供給を行う。またその出力Aの一つの端子からはダイオード5を、電源部1Aの一つの端子からはダイオード2とダイオード9をかいして接続されている。

【0068】また充電器1Gの入力は電源部1Fより供給されるものであり、さらにDC/DC変換部1Bの出力は出力2、1Cの出力は出力3、1Dの出力は出力4、1Eの出力は出力1の各電圧としてとして論理回路部8に供給を行う。

19

開始し出力Bの電圧が立ち上がり、DC、B、1C、1Dが動作し出力2、出力3、圧もそれぞれ立ち上がる。

【0072】この状態において、時刻 t_1 からの電力供給が十分でなくなったとき、1番の状態になった時に、直流電源1A、1Fへ電圧がまた減少し、出力Aおよび出力Bの低下

【0073】しかしその電力低下と同時に、出力4より電流が各DC/DC変換部1B、1Cに供給されるため、各DC/DC変換部1B、1Cは動作を継続し、出力1、出力2、出力3は、低下することなく論理部回路1Aに供給し続ける。

【0074】時刻t3に交流電源からの電圧が回復（復電）すると、電源部時刻tと同様の動作状態となる。

【0075】このように図1に示すよう
とにより、従来それぞれの電源部にバッ
が一組ずつ必要であったものを一つにす
ため、容積、コスト、信頼性ともに従来
と異なることができる。

【0076】図3は図1における電源部
細に説明するものである。

【0077】図中において整流回路51をコンデンサ52にて滤波し定常時、交流電圧を平滑した直流電圧に変換し、この電圧を、MO3、高周波変圧器55の1次巻き線、M4を直列に接続した回路に印加するよう

【0078】そして高周波変圧器55の子よりコンデンサ52の遠い端位の各端57、56を接続されており、また高周波2次巻線をダイオード58、コンデンサ60を直列に接続する。

【0079】そしてダイオード59のカ
オード58のカソード端子に、ダイオード
端子を高周波変圧器55の2次巻線の
に接続する構成になっている。

【0080】また、比較増幅器69、基準電圧-パルス幅変換回路68から構成され、

40 B.

巻線に接続する。そしてこれらの電源制御部、パルス増幅回路を動作させるために必要な電圧をバイアス用電源76より各回路に供給する。パルス変圧器62の2つの2次巻線はそれぞれ抵抗65、64を通してMOS-FET53、54のゲート端子に接続される。

【0082】このような回路構成からなるAC/DC変換部5Aには、停電時に電力供給をバックアップするための回路ブロック、すなわち、コンデンサ52の端子間電圧を入力信号a、bとして検出する停電検出回路5Cと、その停電検出回路5Cからの出力信号c、dによって電源部からの出力をバッテリー切り替え制御を行う切替回路5Eと、停電検出回路5Cからの信号e、f、あるいは外部もしくは図1における論理回路部8からのオン信号により、制御信号gを電源制御部5Bに送信し電源部が立ち上がるように指示する立上がり制御回路5Dとが接続されている。

【0083】そしてAC/DC変換部5Aの出力側には、切替回路5Eがダイオード77を通して接続され、DC/DC変換部79と接続されている。またAC/D
C変換部の(+)端子には、切り替え時の電圧低下を軽減する目的のコンデンサ78が接続される。

【0084】次に本発明のもっとも特徴的部分である停電検出回路5C、バッテリー切替回路Eについて詳細に説明する。

【００８５】図４は停電検出回路５Ｃの回路構成を示すものである。図３における交流電圧１を整流回路５１にて整流した後に、濾波用コンデンサ５２にて濾波後の電圧を得るように接続される入力信号線a、bの端子間に、抵抗１０１、１０２を直列に接続し、また抵抗１０７と、２個のフォトカブラの発光ダイオード側である１０８、１１１と、安定化制御素子１０９をそれぞれ直列に接続する。そして抵抗１０１、１０２の midpoint と、安定化制御素子１０９のゲート端子とを接続し、その接続線に抵抗１０３を介してトランジスタ１０４のコレクタ端子を接続する。トランジスタ１０４のエミッタ端子は、信号線b側に接続する。抵抗１０７とフォトカブラの発光ダイオード側１０８の接続点より、定電圧ダイオード１０５、抵抗１０６を通して信号線b側に接続する。また定電圧ダイオード１０５のアノード側には、トランジスタ１０４のベース端子を接続する。また信号線a、b

ツショルド電圧は、約2.5Vとなる。
 ルド電圧よりV2を高く設定しておけば、
 子109は、導通状態にあり、定電圧ダ
 のカソード側電圧は、約3.5Vとなる。

【0087】この電圧より、定電圧ダイオードの定格電圧を高く（5V以上）設定しておき、スタ104のベースには電流が流れず、結果としてスタ104は遮断状態になる。

【0088】交流電源1が何らかの原因
10 停止（いわゆる停電状態になると）（t
と、端子間a-b間の電圧V1の電圧は、
3に示すコンデンサ52の容量で決定さ
て低下して行く。

【0089】このとき抵抗101、102の電圧もまた低下するが、この電圧V_{御素子109}のスレッシュホールド電圧（約になると安定化制御素子109のアノード側108に対向するトランジスタクターエミッタ間、及びもう1つのフォトダイオード111に対向するトランジスタレクターエミッタ間もまた遮断状態とな

【0090】次に、交流入力電源が復電すると、a-b間電圧V1もゆっくりと上、の時安定化制御素子109は遮断状態に、圧ダイオード105は、導通状態となり04のベース端子に電流が流入する。そスタ104のコレクターエミッタ間は導

【0091】その結果、電圧V2は、遮断2.103の分圧比となり、初期状態の分圧比が大きくなる。このため電圧Vを越える電圧となる電圧V1では、V1電圧V1aに比べ ΔV 分だけ高くなる。V程度に設定しておく。V1がV1bよれば、初期の状態となる。

【0092】ここで ΔV を約15Vとし、は、停電時における電圧のフラツキ等が発生しないよう選定した値である。また、電圧制御素子109および定電圧ダイオード110は、電圧変動が非常に小さいものを使用している。

(8)

特開平 7 -

13

14

接点側120の一端に接続。他端はPチャネルMOS-FET121、ダイオード124を通して出力に接続している。AC/DC変換部5Aからの出力もダイオード138を通して出力に接続している。PチャネルMOS-FET121のソース-ゲート間に抵抗122を接続。ゲート端子より抵抗123トランジスタ125のコレクタを接続し、エミッタはバッテリーの(-)端子に接続する。

【0097】制御用電圧V3の両端に、継電器K1のコイル側136を接続する。同様に、抵抗135と139、抵抗134とフォトカブラのトランジスタ側110をそれぞれ直列に接続する。それぞれの中点を、比較増幅器133の入力端子へ接続する。抵抗134側を(+)端子に、抵抗135側を(-)端子に接続する。比較増幅器133の出力端子に、ダイオード131、抵抗127を通してトランジスタ125のベース端子に、また、ダイオード132、抵抗130、128を通してトランジスタ125のベース端子に接続する。トランジスタ125のベース-エミッタ間に抵抗126を接続しておく、また抵抗128と130の接続点よりトランジスタ125のエミッタ端子間にコンデンサ129を接続する。

【0098】交流電源1が供給されると、制御用電圧V3も立ち上がりを開始し、この電圧が継電器K1のコイル側136の感応電圧(普通定格電圧の75%以上である)に達すると、継電器K1の接点120が閉塞する。

【0099】この状態が、電源装置電源投入時の定常状態である。

【0100】このように構成する事により、電圧V3が確立する前は、継電器の接点が閉塞しないため、バッテリーの放電ループが形成される事がない。

【0101】これは、輸送時とか装置保管時において、半導体スイッチの漏れ電流等により、バッテリーの自然放電を抑止することに効果がある。

【0102】また半導体スイッチの短絡モードで故障した場合には、コンピュータが勝手に動作してしまった。というような事故も発生しない。定常時の漏れ電流にたいしては、それに倍加する充電電流をバッテリーに供給しているので、本構成とするとなんら問題は発生しない。

流が流れる。

【0106】またダイオード132を通して、128で決まる電圧にコンデンサ129を充電する。トランジスタ125が導通する事に、FETのゲート電圧は、抵抗122、123による電圧となる。

【0107】この電圧つまり抵抗122、123による電圧を0V~15Vに設定しておけば、MOS-FETは導通状態となり、バッテリー4より電力が供給される。この時は、停電状態で、AC/DC変換部5Aから電力は供給されない。

【0108】次に交流入力電源が復電し、説明する。交流入力電源が復電すると、HIGHよりLOWに変化する。つまりトランジスタ側110のコレクタ電位cは比較増幅器133の(+)入力の電位が低下する。

【0109】その結果比較増幅器133の出力はHIGHよりLOWに変化する。これにより、ダイオード131、抵抗127を経由してトランジスタ125のベース端子への電流が流入するが、コンデンサ129に充電されて抵抗128を経由し、トランジスタ125に至るパスで放電するためコンデンサ129の電圧は徐々に低下する。トランジスタ125の各定数で決定する。トランジスタ125が遮断すると、FET121も遮断状態となりバッテリー4が停止する。

【0110】つまり停電検出信号が変化間後にバッテリー出力は断となる。

【0111】一方、交流入力電源が復電し、AC/DC電源5Aの出力も立ち上がる。一般的に、立ち上がり遅延時間 t_5 、間 t_6 の和($t_5 + t_6$)秒後にAC/DCの出力電圧が確立し、出力にエネルギーが供給される。

【0112】つまり

$$t_5 + t_6 > t_4$$

の時間関係にある場合には、出力切り替

(9)

特開平 7 -

15

16

社製「MB3759」があるが、この制御素子5BのVREF端子とDT端子間に、抵抗155、DT端子とOV端子間に抵抗156を接続、また抵抗155の両端に、コンデンサ154及びトランジスタ152と抵抗153を直列に接続し、抵抗151と150の midpoint を該トランジスタのベース端子に接続し、かつフォトカブラのトランジスタ側112のコレクタ-エミッタをトランジスタ152のベース-エミッタ間に接続する。

【0114】またオン/オフ制御用としてフォトカブラのトランジスタ側159を同一端子に接続する。なお制御素子5Bのバイアス用電源として76を接続しておく。

【0115】次にこの回路における動作について図9によって説明する。

【0116】交流入力電源が復電すると、停電検出信号がHIGHよりLOWに変化する。つまり図4に示す、フォトカブラのトランジスタ側112が導通状態より遮断状態に移行すると、トランジスタ152も遮断状態になるため制御素子5BのDT端子の電圧は、VREFよりVREFの電圧を抵抗155と156で分圧比により決定される最終電圧に向かって抵抗155、156、コンデンサ154で決まる時定数で低下してゆく。制御素子5BのDT端子の電圧が下降するに従い、制御素子5Bよりの出力パルスは、徐々に広がってゆく。

【0117】この出力パルスに従いAC/DC変換部のスイッチング素子(MOS-FET)に流れる電流も同様の波形となる。これにより出力電圧は、ゆっくりと立ち上がる。このように停電検出信号をパルス幅制御用ICの開始信号として用いる事により復電時に発生する突入電流を効果的に防止することができる。

【0118】この突入電流防止機能を持った立上がり制御回路と、前述した停電検出回路、切替制御回路と組み合わせて使用することにより、より一層効果的に復電時における諸問題を解決することができる。これは、装置の信頼性を考える上で、停電発生時と同様に重要である。

【0119】次に図1における直流安定化電源1Fの回路構成を図10を用い詳細に説明する。

【0120】図中においてこの回路に交流電圧1が印加されると、整流回路201、コンデンサ202、にて構

造的によく用いられる。

【0123】この電圧を、高周波変換部グ素子203、204と高周波変圧器2電圧に変換し、ダイオード209、210を低圧整流部に加え、整流後、コンデンクタ211にて構成される濾波回路にした直流電圧とする。また直流電圧の出力は、215とする。

【0124】入力電源電圧変動、負荷変動に対し通常、高周波変換部内のスイッチデューティを制御して出力電圧を一定に用いられている。この場合、出力電圧には、動作デューティを小さく、出力電圧の場合には、逆の動作をするよう構成すれば、2つの抵抗216、220し、 midpoint を誤差増幅器224の(-)入る。

【0125】誤差増幅器224の(+), 制御用バイアス電源217より抵抗211圧ダイオード219が接続されており、ダイオード219のカソード端子をここに接続すダイオード219にて決定される電圧と等しい誤差増幅器224は動作し出力する。

【0126】この電圧出力を、電圧-パ227に加え、所望するパルス幅に変換を2つのトランジスタ228、229にパルス増幅回路にて電力増幅し、パルス変233、232を経由して、高周波変換部グ素子204、203(普通MOS-FET)を駆動する。

【0127】出力電圧の電圧値が、所定を生じた場合には誤差増幅器224が動作し制御して、出力電圧を一定に保持する。

【0128】本出力の負荷側に何らかの力電流が増加してゆくと、低圧整流回路に直列に挿入された抵抗212により電圧し、電流用誤差増幅器226の(+)入れる。電流用誤差増幅器226の(-), バイアス用基準電圧よりグランドに対し21を直列に接続しその分割点に接続し

(10)

特開平 7 -

17

り、(ロ)の区間が、定電流制御領域である。11は、設定電流の値である。

【0132】この図11に示される特性は、逆し特性と普通称されるものである。

【0133】第1の出力、これは図10に示す端子214と215間の電圧である。これを第2の出力回路の入力として印加する。

【0134】第2の出力回路の構成を図12により詳細に説明する。第2の出力回路は、シール型鉛蓄電池の充電用の回路として使用する。

【0135】シール型鉛蓄電池の充電特性を図14に示す。バックアップの用途に使用する鉛蓄電池の充電方法は、満充電状態では、浮動充電法つまり定電圧をバッテリーに印加する方法が使用される。そのためバックアップ放電後の充電は、まず定電流にて充電しバッテリーの電圧が定格値に達すると充電電流が急激に低下してきて定電圧充電に切り替わるような特性を持つ電源としなければならない。

【0136】そのため図12においてまず充電電流を検出する抵抗150の両端電圧をそれぞれ抵抗159、160および抵抗161、162を通して誤差増幅器157の正、負の入力端子に印加する。誤差増幅器157の出力端子は抵抗158を通して図10の信号線hに接続している。この抵抗158は電流の値を決定する抵抗である。

【0137】抵抗156は、誤差増幅器のゲインを決定する為に設置するものであるが、この抵抗156の値の設定によりゲインを数dBに設定しておくことで抵抗150の両端の電圧が増加していくにつれ、誤差増幅器157の出力が低下して行き、直流電源内のパルス幅変換回路の入力電圧を低下させる方向に動作するため、第1の出力電圧および第2の出力電圧ともに低下することになる。

【0138】普通この構成の回路であると、電圧/電流特性はフの字特性と呼ばれる特性を示すが、このような特性は、放電時には、許容された最大の電流で充電し、電圧が上昇してくると電流を小さくしたほうがよい。

【0139】このようにこの特性はバッテリーの充電には適していない。

【0140】そのため、制御用電圧167を抵抗165

18

テリ-の最終放電電圧は、40V以下に、いようシステムにて保護している。

【0142】このように図12において、源167より抵抗165を通して定電圧6を接続し、その接続点を比較増幅器1力端子に接続する。バッテリー155の3と154で分圧しその分圧点を比較増(+)入力端子に接続する。比較増幅器子より(+)入力端子に抵抗169、ダを直列に接続する。

【0143】また比較増幅器164の出力170を通してトランジスタ171のベースする。本トランジスタのコレクタは継電器188を通してバイアス用電源167に、る。また継電器の巻線188の両端には9が接続されている。バッテリー155の時、比較増幅器164の(-)入力端、バッテリー電圧と抵抗153、154、比の出力電圧と、抵抗169で決定される、る。

【0144】このとき、必ず比較増幅器入力端子の電圧が(-)入力端子の電圧、いる。この為、比較増幅器164の出力IGHとなっている、トランジスタ17あり継電器K1の巻線188は励磁状態、1の接点151は閉の状態にあるため、5には、充電電流が流れている。この状況が上昇し、結果的にバッテリー155、し、比較増幅器164の(-)入力端子、(+)入力端子の電圧を越え、比較出力電圧がHIGHよりLOWに変化し、171は遮断し、結果として継電器の巻磁となり継電器の接点K1151は開と、バッテリー155への充電は停止される。

【0145】このときのバッテリーの最終57Vに設定している。この電圧以上に、鉛バッテリーにおいてはバッテリーより、生が激しくなるという問題がある。

【0146】このためこの電圧設定には、される。

(11)

特開平 7 -

19

20

る。

【0148】このときの比較増幅器164の(-)入力端子の電圧は、バッテリー電圧と、抵抗153、154でのみ決定される。ここで52Vに設定しているが、この電圧以下になると停電時のバックアップ容量に問題がでる。

【0149】よってこの電圧が設定時大きく変動することとは許されることではない。

【0150】このように検出前と検出後の設定値のヒステリシスは、約5Vとしている。本値にする事により、10 継電器接点解放による非充電時に停電が発生しても、バッテリーは満充電となっているのでバックアップ時間が短くなるという問題は発生しない。

【0151】また比較増幅器164の出力端子より本出力がHIGHのときのみ正帰還が掛かるように構成しているので、バイアス用電源167の電圧変動、比較増幅器164のドリフト等による電圧変化は無いので再充電がなされないという問題は発生しない。

【0152】このように本発明を使用すると、製造時の調整工数を大きく低減できる。本発明の事例では、20 バッテリーの電圧を48Vとしたが、これが他の電圧であっても考え方は同一である。

【0153】次に停電時におけるバックアップ構成について図16を用い説明する。

【0154】AC/DC変換部1Aの出力をDC/DC変換部79に接続する。DC/DC変換部79の出力を出力1とする。また直流安定化電源1Fの出力をダイオード5を経由して、DC/DC変換部1Eに接続する。DC/DC変換部1Eの出力を出力2とする。またダイオード5とダイオード9のカソード側を、接続し、ダイオード9のアノード側をAC/DC変換部出力の(+)側に接続する。また、共通線として直流安定化電源部1Aの(-)端子及びもう1つの直流安定化電源1Fの(-)側を接続する。

【0155】次に回路の動作について図17を用いて説明する。

【0156】本発明では、交流電源が印加されると出力1が出力され、電源投入信号により出力2が出力されるよう構成している。

【0157】定常時の直流安定化電源部1Aの出力電圧

が低い入力電源電圧の低下と同時に

【0160】直流安定化電源部1Aは、よりバックアップされるよう構成している。電圧(使用例では52V)よりバッテリーでは48V)に低下するがこれは、次段変換部1Eもしくは79においては十分に幅である。

【0161】これにより $V6 > V7$ になり9が導通し、直流安定化電源部1Aより経路でDC/DC変換部1Eに電力を供給1は断とならない。但し $V7 > V6$ とし電源低下時には、DC/DC変換部の入図17の一点鎖線で示すように、低下C変換部の入力変動幅内であり出力1に

【0162】本発明では、 $V6 = 52V$ とし各出力電圧が外乱によって変動して64が導通しない電圧に設定している。DC/DC変換部B1の出力1においてもすることはない。

【0163】

【発明の効果】本発明を使用すれば、次の。

【0164】(1) 同一の性能を維持し一の個数及びその充電に使用する充電容量を小さく、安価に製作できると共に個数を削減できる事による保守性を向上する。

【0165】(2) 停電発生時及び復電停電信号のチャッターを発生させる事が切り放しスイッチの接続信頼性を高くす

【0166】(3) 停電後の復電時に出づる事がなくスムーズな切り替えが出

【0167】(4) 復電時に電源に使用ク素子への突入電流を発生させないので事が出来る。

【0168】(5) バッテリーの充電特性/電流特性となる事によりバッテリーの。バッテリーの交換頻度の低減が図れ

【0169】(6) バッテリーの充電以状態発生時、速やかに充電を停止し、安

(12)

特開平 7 -

21

22

- 【図 5】 図 4 における各部の動作波形
 【図 6】 本発明における一実施例の切替制御回路図
 【図 7】 図 6 における各部の動作タイムチャート
 【図 8】 本発明の 1 実施例によるスイッチング電源の
 起動回路図
 【図 9】 図 8 における各部の動作タイムチャート
 【図 10】 本発明における一実施例のスイッチング式
 安定化電源回路図
 【図 11】 電流と電圧の関係を示す波形図
 【図 12】 本発明における一実施例のバッテリーの充 10
 電、過充電保護回路
 【図 13】 図 12 における電圧／電流特性
 【図 14】 バッテリーの充電電圧／電流特性
 【図 15】 図 12 における過充電保護特性
 【図 16】 本発明の 1 実施例におけるバックアップ方
 式の回路図
 【図 17】 図 16 における動作タイムチャート
 【図 18】 従来技術における装置構成図
 【図 19】 図 18 における各部のタイムチャート
 【図 20】 従来技術によるスイッチング式安定化電源 20
 【図 21】 従来技術における停電検出回路
 【図 22】 図 21 におけるタイムチャート
 【図 23】 従来技術における停電時の切り替え回路
 【図 24】 図 23 における各部の動作タイムチャート
 【図 25】 従来技術におけるスイッチング電源の起動
 回路
 【図 26】 図 25 における各部の動作タイムチャート
 【符号の説明】
 1 交流電源、
 1A 直流安定化電源、
 1B～1E DC／DC変換部、
 1F 直流安定化電源、
 1G、1H充電器、
 2、3 ダイオード、
 4 バッテリー、
 5 ダイオード、
 5A AC／DC変換部、
 5B 電源制御部、
 5C 停電検出回路、
 5D 立上り制御回路、
 60 リアクトル、
 61 コンデンサ、
 62 パルス変圧器、
 63 コンデンサ、
 64、65 抵抗、
 66、67 トランジスタ、
 68 電圧パルス幅変換回路、
 69 比較増幅器、
 70 基準電圧、
 71～75 抵抗、
 76 直流電源、
 77、78 ダイオード、
 79 DC／DC変換部、
 101～103 抵抗、
 104 トランジスタ、
 105 定電圧ダイオード、
 106、107 抵抗、
 108 フォトカプラ（発光ダイオード）、
 109 定電圧制御素子、
 110 フォトカプラ（トランジスタ側）、
 111 フォトカプラ（発光ダイオード）、
 112 フォトカプラ（トランジスタ側）、
 120 継電器（接点）、
 121 MOS-FET、
 122、123 抵抗、
 124 ダイオード、
 125 トランジスタ、
 126～128 抵抗、
 129 コンデンサ、
 130 抵抗、
 131、132 ダイオード、
 133 比較増幅器、
 134、135 抵抗、
 136 継電器（巻線）、
 138 ダイオード、
 150、151 抵抗、
 152 トランジスタ、
 153 抵抗、
 154 コンデンサ、
 155、156 抵抗、

(13)

特開平 7 -

24

23

213 コンデンサ、
 214、215 出力端子、
 216 抵抗、
 217 直流電源、
 218 抵抗、
 219 定電圧ダイオード、
 220~223 抵抗、
 224 比較増幅器、

* 225 抵抗、
 226 比較増幅器、
 227 電圧パルス幅変換回路、
 228、229 トランジスタ、
 230 コンデンサ、
 231 パルス変圧器、
 232、233 抵抗

*

【図1】

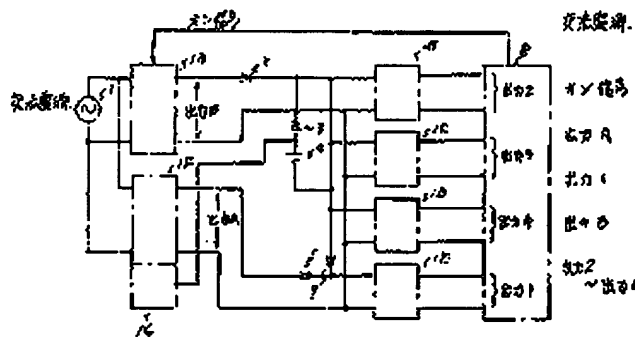


図1

【図2】

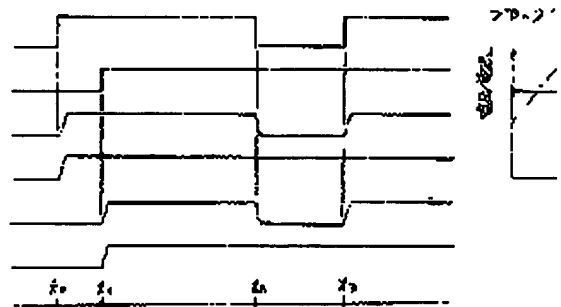


図2

【図3】

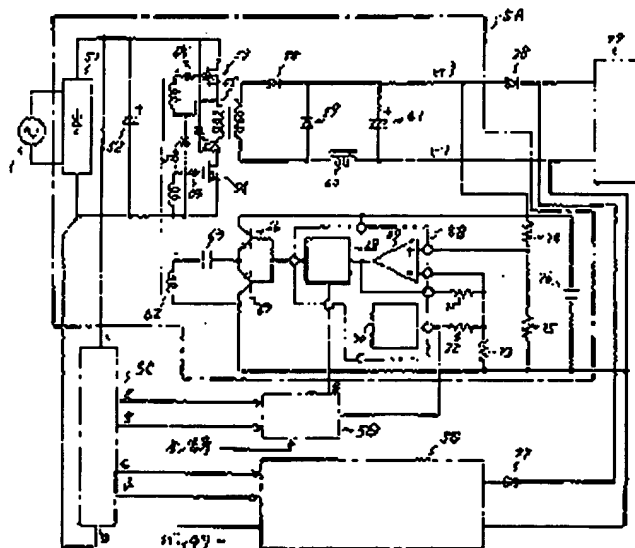


図3

【図4】

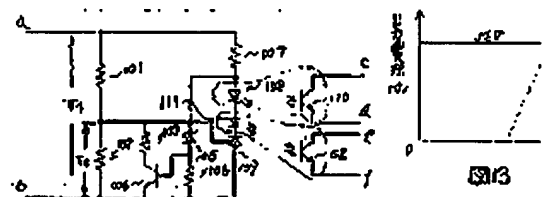
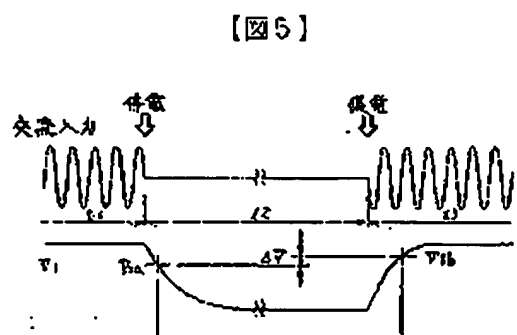


図4

【図5】



【図5】

(14)

特開平 7 -

【図6】

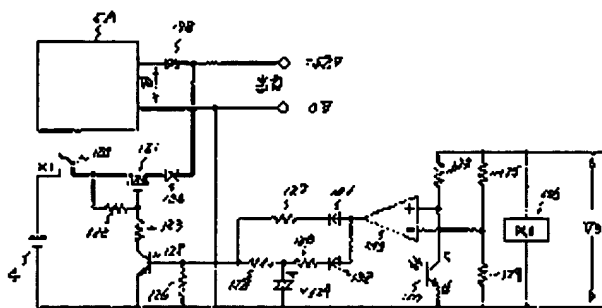


図6

【図7】

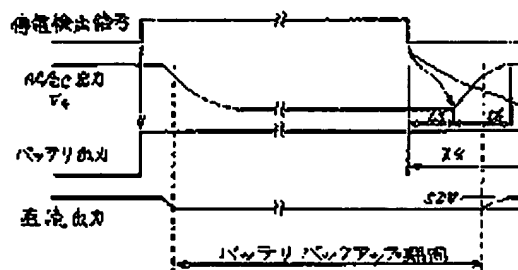


図7

【図9】

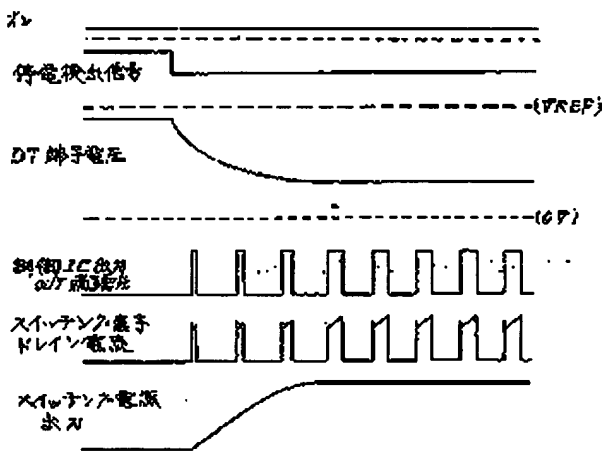


図9

【図10】

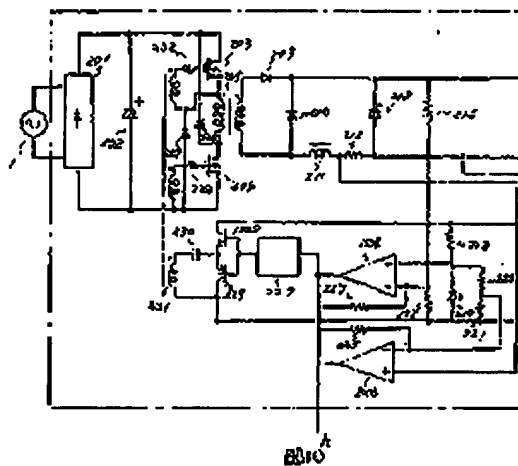


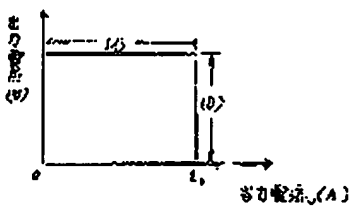
図10

【図15】

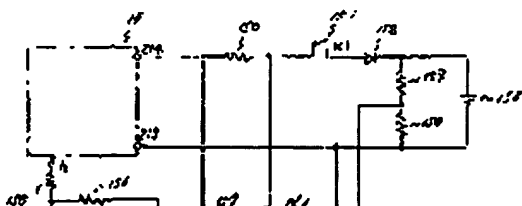


図15

【図11】



【図12】



【図21】

(15)

特開平 7 -

【図16】

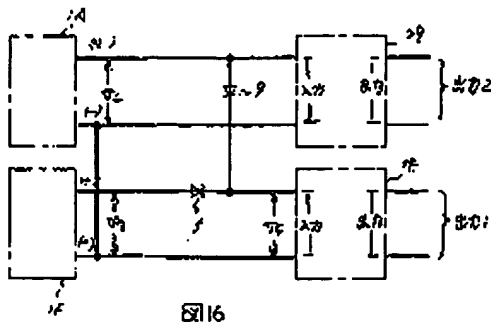


図16

【図17】

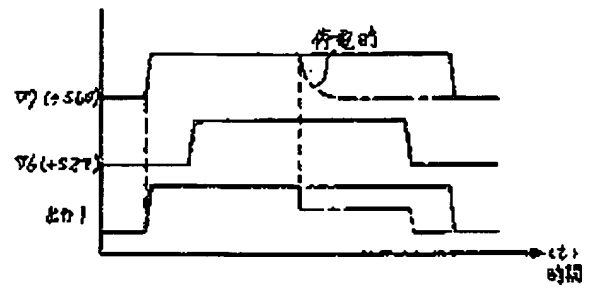


図17

【図18】

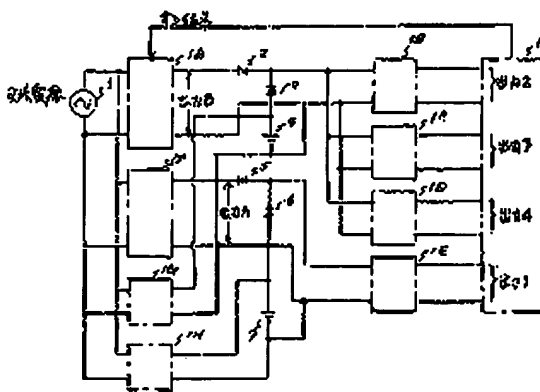


図18

【図19】

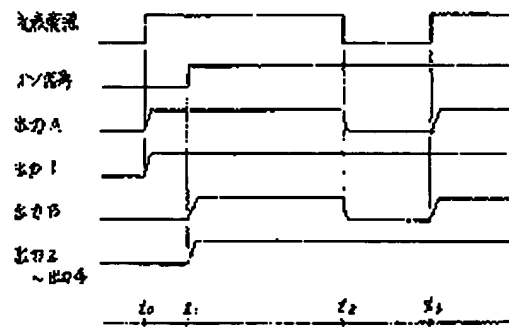
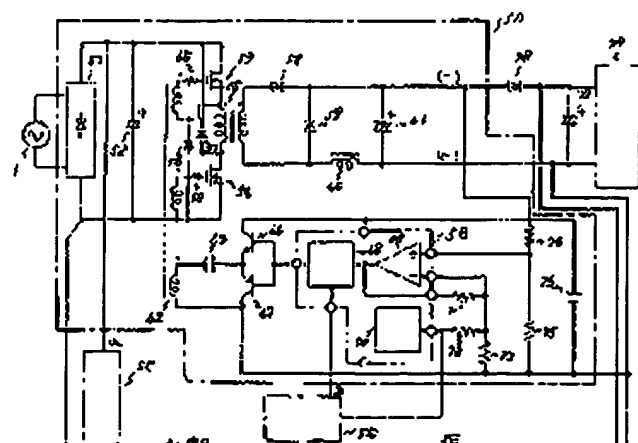


図19

【図20】



【図22】

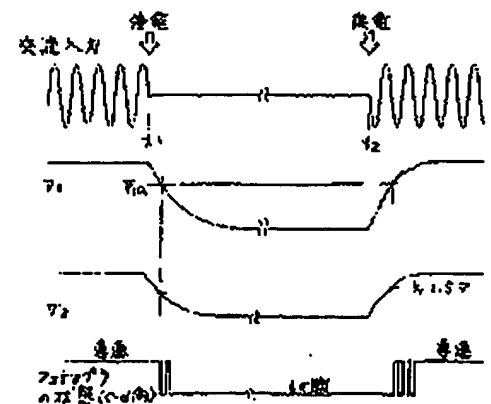


図22

(16)

特開平 7 -

【図23】

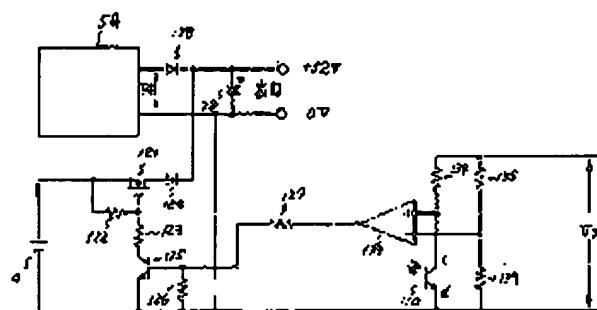


図23

【図24】

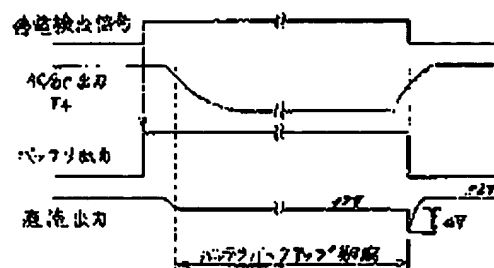


図24

【図26】

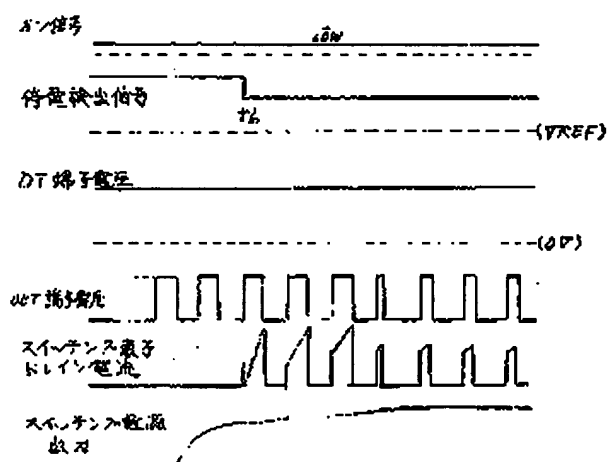


図26

フロントページの続き

(72)発明者 今井 勉
 神奈川県海老名市下今泉810番地 株式会
 社日立製作所オフィスシステム事業部内

(72)発明者 重丸 健
 神奈川県海老名市下今泉810番地 株式会
 社日立製作所オフィスシステム事業部内

(72)発明者 宮内 雅司
 神奈川県海老名市下今泉810番地 株式会
 社日立製作所オフィスシステム事業部内

(72)発明者 牛田 仁
 神奈川県秦野市堀山下1番地 立
 立コンピュータエレクトロニクス株式会社